

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-112623

(43)Date of publication of application : 22.04.1994

(51)Int.Cl.

H05K 1/18

(21)Application number : 04-258589

(71)Applicant : IBIDEN CO LTD

(22)Date of filing : 28.09.1992

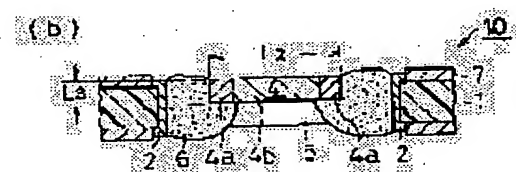
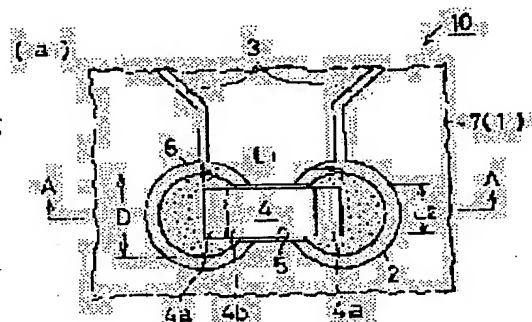
(72)Inventor : HASEGAWA KIYOHISA  
NOHARA TORU

## (54) PRINTED WIRING BOARD

## (57)Abstract:

PURPOSE: To acquire a printed wiring board which enables thinning as a whole even if a chip component is mounted directly on a substrate.

CONSTITUTION: A pair of plating through-holes 2 are formed in a substrate 1. A diameter D of the both plating through-holes 2 is 1.5 to 2.0 times a width L2 of a resistance element 4. A through-hole 5 for soldering 6 with the resistance element 4 fit in is provided between both plating through-holes 2.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-112623

(43)公開日 平成6年(1994)4月22日

(51)Int.Cl.<sup>5</sup>

H 0 5 K 1/18

識別記号

庁内整理番号

F I

技術表示箇所

P 9154-4E

審査請求 未請求 請求項の数2(全 5 頁)

(21)出願番号 特願平4-258589

(22)出願日 平成4年(1992)9月28日

(71)出願人 000000158

イビデン株式会社

岐阜県大垣市神田町2丁目1番地

(72)発明者 長谷川 清久

岐阜県大垣市河間町3丁目200番地 イビ

デン 株式会社河間工場内

(72)発明者 野原 徹

岐阜県大垣市河間町3丁目200番地 イビ

デン 株式会社河間工場内

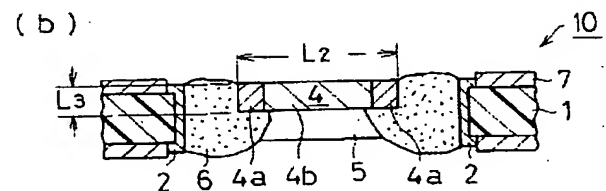
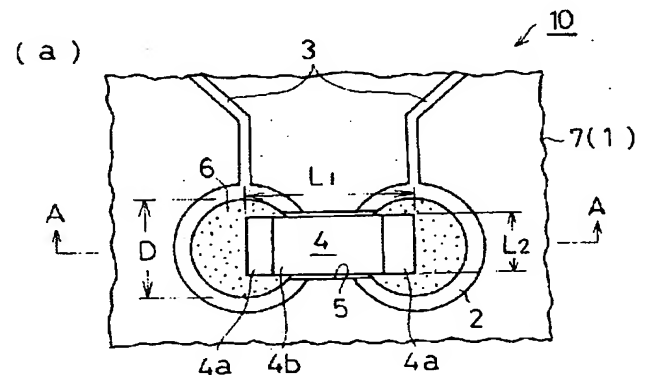
(74)代理人 弁理士 恩田 博宣

(54)【発明の名称】 プリント配線板

(57)【要約】

【目的】 チップ部品を基材に直接実装した場合であっても、全体的に薄型化することが可能なプリント配線板を提供すること。

【構成】 基材1に一对のめっきスルーホール2を形成する。両めっきスルーホール2の径Dは、抵抗素子4の幅L2の1.5倍～2.0倍である。抵抗素子4を嵌入了した状態ではんだ6付けをするための貫通孔5を両めっきスルーホール2の間に設ける。



## 【特許請求の範囲】

【請求項1】チップ部品を基材に直接実装するためのプリント配線板において、

基材に一对のスルーホールを設けかつそれらの径をチップ部品の幅よりも大きく設定し、更にチップ部品を嵌入した状態ではんだ付けをするための収容部を、一对のスルーホール間において両スルーホールを連通させるように設けたことを特徴としたプリント配線板。

【請求項2】前記収容部は前記基材を貫通していることを特徴とした請求項1に記載のプリント配線板。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明はプリント配線板に係り、特に抵抗素子やコンデンサ素子等のチップ部品を直接基材に実装するための構造に特徴を有するプリント配線板に関するものである。

## 【0002】

【従来の技術】図5には、従来におけるプリント配線板30の一例が示されている。プリント配線板30を構成する基材31の表面には、一对のチップ部品実装用のパッド33が並設されている。これらのパッド33は、それぞれ別々の配線パターン35を介して、異なる信号線（図示略）に接続されている。

【0003】図6(a)及び図6(b)には、このようなプリント配線板30に、直方体状のチップ部品32を直接実装した状態が示されている。前記チップ部品32とは、例えば抵抗素子やコンデンサ素子等のことである。また、この種のチップ部品32の両端には、パッド33に接合するための電極32aが設けられている。

【0004】この種のチップ部品32を実装する場合、先ず両パッド33上にクリームはんだ34を塗布しておき、チップ部品32の各電極32aを各パッド33に載せる。そして、加熱してはんだ34をリフローさせることによって、両パッド33にチップ部品32が接合される。

## 【0005】

【発明が解決しようとする課題】ところが、上述のようにしてプリント配線板30にチップ部品32を直接実装すると、次のような問題が生じる。つまり、チップ部品32の厚み分だけプリント配線板30全体が厚くなって

【0006】本発明は上記の事情に鑑みてなされたものであり、その目的は、チップ部品を直接実装した場合であっても、全体的に薄型化することが可能なプリント配線板を提供することにある。

## 【0007】

【課題を解決するための手段】上記の課題を解決するために、本発明では、チップ部品を基材に直接実装するためのプリント配線板において、基材に一对のスルーホールを設けかつそれらの径をチップ部品の幅よりも大きく

設定し、更にチップ部品を嵌入した状態ではんだ付けをするための収容部を、一对のスルーホール間において両スルーホールを連通させるように設けている。

【0008】この場合、収容部は前記基材を貫通して形成されていることが望ましい。

## 【0009】

【作用】チップ部品を収容部に嵌入した状態ではんだ付けを行う本発明によると、前記チップ部品が基材中に入り込む量だけ、プリント配線板全体を薄型化することが可能になる。

【0010】また、収容部は基材を貫通して形成されることが望ましい。その理由は、打ち抜き加工等により比較的簡単に形成できることに加えて、収容部の内壁面にばりが生じないという利点があるからである。

## 【0011】

【実施例】【実施例1】以下、本発明を具体化した実施例1を図1、図2に基づき詳細に説明する。

【0012】図1(a)及び図1(b)には、チップ部品が実装された実施例1のプリント配線板10が示されている。本実施例1では、全体として直方体状をした抵抗素子4がチップ部品として用いられている。なお、前記抵抗素子4は、抵抗体4bとその両端に設けられた一对の電極4aとからなる、いわゆる受動素子である。この抵抗素子4の長さL1、幅L2、厚さL3は、それぞれ約2mm、約1mm、約0.5mmである。

【0013】プリント配線板10を構成する基材1には、一对のめっきスルーホール2が並設されている。各めっきスルーホール2には、別々の配線パターン3が接続されている。前記各配線パターン3は、それぞれ異なる信号線（図示略）に接続されている。基材1上において、めっきスルーホール2の周辺部以外の領域は、図示しないソルダーレジストによって被覆されている。

【0014】図1(a)に示すように、両めっきスルーホール2の形状は円形状である。この場合、めっきスルーホール2の径Dは、抵抗素子4の幅L2の1.5倍～2倍程度であることが好ましい。めっきスルーホール2の径Dが前記幅L2の1.5倍未満であると、めっきスルーホール2内のはんだ6の量が少なくなり、抵抗素子4を確実に接合することができなくなる。一方、めっきスルーホール2の径Dを前記幅L2の2倍より大きくすることは、高密度化及びファイン化を達成するうえで余り好ましくない。

【0015】両めっきスルーホール2の間には、収容部としての貫通孔5が設けられている（図2参照）。前記貫通孔5は、打ち抜き加工等によって、抵抗体4bの幅L2よりもやや幅広に形成される。貫通孔5の内部には抵抗素子4が嵌入されており、抵抗素子4の電極4aとめっきスルーホール2とは、はんだ6によって接合されている。

【0016】図1(a)及び図1(b)に示すように、

一对のめっきスルーホール2の間隔S1は、抵抗素子4の長さL1よりも若干小さくなるように設定されている。このため、抵抗素子4を嵌入了場合には、両電極4aは何れもめっきスルーホール2内に突出した状態になる。一方、抵抗体4bは、貫通孔5の内側面によって横方向から支持された状態となる。

【0017】ここで、上述のプリント配線板10を製造する方法について簡単に述べる。基材1にめっきスルーホール2を形成するにあたり、例えばドリル加工や打ち抜き加工等によって、先ずスルーホール形成用孔が形成される。次いで、基材1上の所定位置にめっきレジスト7を配置した状態で触媒核が付与され、更にその部分に無電解めっきが施される。この工程により、上述しためっきスルーホール2及び配線パターン3等が形成される。

【0018】次に、両めっきスルーホール2間に位置する部分は、打ち抜き加工によって除去される。この工程により、当該部分に貫通孔5が形成される(図2参照)。その後、基材1上の所定部分にはソルダーレジストが設けられる。

【0019】さて、抵抗素子4を収容溝5に嵌入してはんだ6付けを行うことにより、抵抗素子4の各電極4aと各めっきスルーホール2とが電気的に接続される。つまり、各めっきスルーホール2は、従来のプリント配線板におけるチップ部品実装用パッドのような役割を果たす。

【0020】そして、このプリント配線板10の構成によると、抵抗素子4を実装する際に抵抗素子4を貫通孔5に完全に嵌入させている。このため、抵抗素子4が基材1中に入り込んだ量、つまり抵抗素子4の厚さL3分だけ全体を薄型化することが可能になる。

【0021】また、上述のような形状の収容部であれば、打ち抜き加工等により比較的簡単に形成することができる。しかも、その内壁面にばりが生じないという利点も有する。

【実施例2】次に、本発明を具体化した実施例2を図3、図4に基づき詳細に説明する。

【0022】図3(a)及び図3(b)には、チップ部品が実装された実施例2のプリント配線板20が示されている。前記チップ部品は、実施例1と同一仕様の抵抗素子4である。

【0023】基材1には、一对のめっきスルーホール12が並設されている。但し、本実施例2では、両めっきスルーホール12の形状は前記実施例1とは異なり、略長円形状である。また、めっきスルーホール12の最大径d1は2.0mm以上であり、最小径d2は0.6mmである。

【0024】なお、めっきスルーホール12の最大径d1は、抵抗素子4の幅L2の1.5倍～2倍程度であることが好ましい。その理由は、はんだ6付けしたときに

十分な強度を確保すると同時に、めっきスルーホール12の大きさをファイン化の妨げにならない程度にするためである。また、図3(a)及び図3(b)に示すように、めっきスルーホール12の間隔S2は、抵抗素子4の長さL1よりも若干小さくなるように設定されている。

【0025】両めっきスルーホール12の間には、収容部としての貫通孔15が設けられている(図4参照)。前記貫通孔15は、打ち抜き加工等によって、抵抗体4の幅L2よりも僅かに幅広に形成される。

【0026】このような構成にすると、前記実施例1と同様に、貫通孔15の内部に抵抗素子4を完全に嵌入することができる。そして、はんだ6付けによって、抵抗素子4の各電極4aと各めっきスルーホール12とが電気的に接続される。従って、実施例2の構成であっても、抵抗素子4の厚さL3分だけ全体の薄型化を図ることができる。

【0027】また、めっきスルーホール12を長円形状にした本実施例2の構成によると、めっきスルーホール12の内壁面と抵抗素子4の両端面とがほぼ平行な状態になる。このため、それらの部分に対するはんだ6の付着が良くなり、接合強度が向上する。更に、このようなめっきスルーホール12を採用した場合、両めっきスルーホール12を近接して形成することができるため、より小さな抵抗素子4を実装することも可能になる。従って、プリント配線板20の高密度化及びファイン化を達成するうえで極めて都合が良い。

【0028】なお、本発明は上記実施例1、2のみに限定されることはなく、例えば以下のような構成に変更することができる。

(a) 各実施例1、2のように直方体状のチップ部品を実装するばかりでなく、円筒状のものを実装することも可能である。

【0029】(b) 抵抗素子の他にも、コンデンサ素子やインダクタンス素子等の受動素子を実装することもできる。

(c) 収容部は、必ずしも実施例1、2のような貫通孔5、15でなくても良い。例えば、両めっきスルーホール2、12の間を基材1の上面からざぐり加工することによって形成される非貫通の収容部であっても良い。

【0030】(d) 収容部を形成する場合、打ち抜き加工以外の任意の方法を採用することができる。

(e) 先に一对のスルーホールと貫通孔とを形成しておき、次いで当該部分に対してめっきを行い、その後貫通孔のめっき部分のみを除去するという手順で収容部を形成しても良い。

【0031】(f) 本発明は、二つ以上の抵抗体を有し、かつ三つ以上の電極を持つ一つのチップ部品の場合にも適用可能である。

【0032】

5

【発明の効果】以上詳述したように、本発明のプリント配線板によれば、実装後においてチップ部品が基材中に入り込んだ状態となるため、全体的に薄型化することができるという優れた効果を奏する。

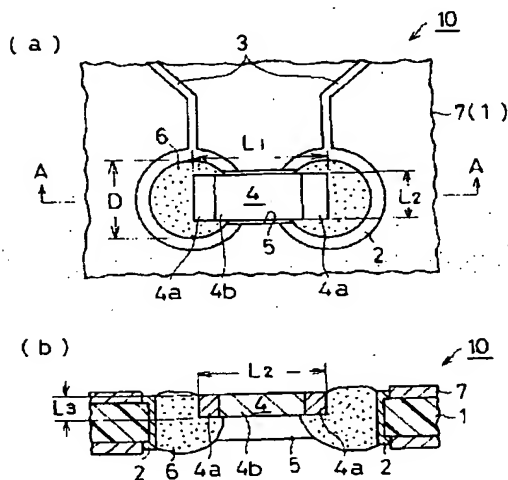
【図面の簡単な説明】

【図1】 (a) は実施例1のプリント配線板に抵抗素子を実装した状態を示す部分拡大平面図であり、(b) は(a)のA-A線における断面図である。

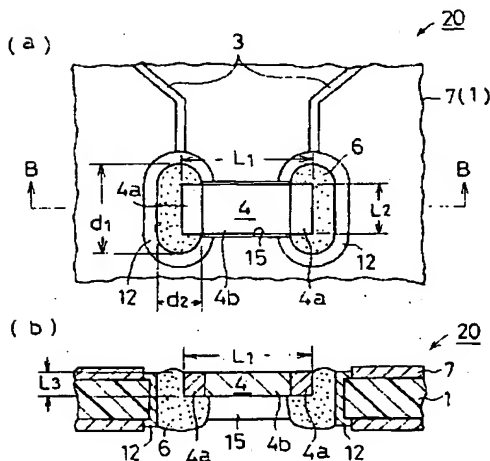
【図2】 実施例1のプリント配線板を示す部分拡大平面図である。

【図3】 (a) は実施例2のプリント配線板に抵抗素子を実装した状態を示す部分拡大平面図であり、(b) は(a)のB-B線における断面図である。

【図1】



【図3】



6

【図4】 実施例2のプリント配線板を示す部分拡大平面図である。

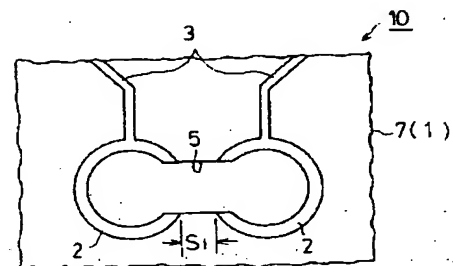
【図5】 従来のプリント配線板を示す部分拡大平面図である。

【図6】 (a) は図5のプリント配線板に抵抗素子を実装した状態を示す部分拡大平面図であり、(b) は(a)のC-C線における断面図である。

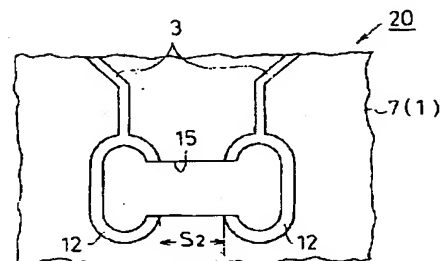
【符号の説明】

1 基材、2 (めっき) スルーホール、4 チップ部品としての抵抗素子、5, 15 収容部としての貫通孔、10, 20 プリント配線板、L2 チップ部品の幅、D スルーホールの径、d1 スルーホールの(最大)径。

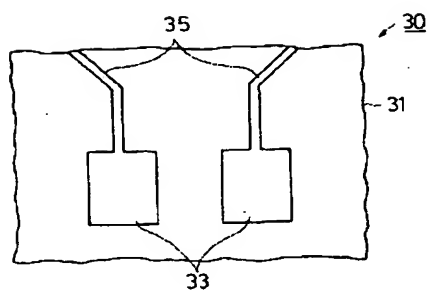
【図2】



【図4】



【図 5】



【図 6】

